

JS8P001

8 位 OTP 微控制器

用户数据手册

修改记录说明

版本号	修改说明	备注
V1.0	完成初稿	

声明：

- 本资料内容，随产品的改进，会进行相应更新，恕不另行通知。使用本资料前请咨询我司销售人员，以保证本资料内容为最新版本。
- 请在本资料所记载的极限范围内使用本产品，因使用不当造成的损失，我司不承担其责任。
- 尽管本公司一向致力于提高产品质量与可靠性，但是半导体产品本身有一定的概率发生故障或错误工作，为防止因此类事故而造成的人身伤害或财产损失，请在使用过程中充分留心安全设计。
- 将本产品或者本资料出口海外时，应当遵守适用的进出口管制法律法规。
- 未经本公司许可，严禁以任何形式复制或转载本资料的部分或全部内容。
- 本资料测试数据仅供参考，实际数据以目标样机测试为准。

目录

1 芯片简介	5
1.1 功能特性.....	5
2 引脚说明	6
2.1 引脚排列.....	6
2.2 引脚说明.....	6
3 存储器结构	8
3.1 程序存储器结构	8
3.2 数据存储区结构	8
3.3 BANK0 页面存储器	9
3.3.1 R0 (IAR:间接地址寄存器).....	10
3.3.2 R1 (TCC:TCC 计数器).....	10
3.3.3 R2 (PC:程序计数器)与堆栈.....	10
3.3.4 R3 (STATUS:状态寄存器).....	11
3.3.5 R4 (RSR:RAM 选择寄存器).....	12
3.3.6 R5 (P5:端口 5).....	13
3.3.7 R6 (P6:端口 6).....	13
3.3.8 RE (ISR1:中断状态 1 及唤醒控制寄存器).....	13
3.3.9 RF (ISR2:中断状态 2 寄存器).....	14
3.3.10 R10~R3F 通用寄存器.....	14
3.4 BANK1 页面寄存器详解	14
3.4.1 R5 (TBHP:TRBD 指令的表指向寄存器).....	14
3.4.2 R6 (TBLP:TBRD 指令的表指向寄存器).....	14
3.4.3 R7 (PWMCON:PWM 控制寄存器).....	14
3.4.4 R8 (TMRCON:定时器控制寄存器).....	15
3.4.5 R9 (PRD1:PWM1 时间周期).....	15
3.4.6 RA (PRD2:PWM2 时间周期).....	16
3.4.7 RB (DT1:PWM1 占空比周期).....	16
3.4.8 RC (DT2:PWM2 占空比周期).....	16
3.4.9 RD (IRC 校准位寄存器).....	16
3.4.10 RE (LVDIWR:LVD 中断和唤醒控制寄存器).....	16
3.4.11 RF (SCR:系统控制寄存器).....	17
3.5 IOC0 页面寄存器详解	18
3.5.1 ACC (累加器).....	18
3.5.2 CONT (控制寄存器).....	18
3.5.3 IOC50 (P5CR:P5 输入/输出控制寄存器).....	18
3.5.4 IOC60 (P6CR:P6 输入/输出控制寄存器).....	18
3.5.5 IOC90 (TMR1:TMR1 寄存器).....	19
3.5.6 IOCA0 (TMR2:TMR2 寄存器).....	19
3.5.7 IOCB0 (P5PDCR:P5 下拉控制寄存器).....	19
3.5.8 IOCC0 (P6ODCR:P6 漏极开路控制寄存器).....	19
3.5.9 IOCD0 (P5PHCR:P5 上拉控制寄存器).....	19
3.5.10 IOCE0 (WDTCR:WDT 控制寄存器及中断屏蔽寄存器 2).....	19
3.5.11 IOCF0 (IMR:中断屏蔽寄存器).....	20
3.6 IOC1 页面寄存器详解	21
3.6.1 IOC51 (P5HSCR:P5 高灌电流控制寄存器).....	21

3.6.2 IOC61 (P6HSCR:P6 高灌电流控制寄存器)	21
3.6.3 IOC71 (P5HDCR:P5 高驱动电流控制寄存器)	21
3.6.4 IOC81 (P6HDCR:高驱动电流控制寄存器)	21
3.6.5 IOCB1 (P6PDCR:P6 下拉控制寄存器)	22
3.6.6 IOCC1 (P5ODCR:P5 开漏控制寄存器)	22
3.6.7 IOCF1 (P6PHCR:P6 上拉控制寄存器)	22
4 JS8P001 主要功能模块	22
4.1 I/O 功能	22
4.1.1 P5 口概述	23
4.1.2 P6 口概述	23
4.2 TCC/WDT&预分频器	23
4.3 PWM 功能	23
4.3.1 功能概述	23
4.4 LVD (低压检测) 功能	25
4.5 睡眠与唤醒	25
4.5.1 SLEEP 模式唤醒	25
4.5.2 IDLE 模式唤醒	26
4.6 中断功能	27
4.6.1 功能概述	27
4.7 复位功能	29
4.8 时钟模块	32
4.9 代码选项寄存器	33
5 极限参数	34
6 DC 电气特性	35
7 封装信息	36
SSOP10	36
SOP8	37
SOT23-6	37

1 芯片简介

1.1 功能特性

CPU 配置

- 1K×16-Bit OTP ROM
- 80×8-Bit SRAM
- 8 级堆栈空间
- 工作电流小于 1.5 mA (4MHz/5V)
- 休眠电流小于 2 μA (睡眠模式)

I/O 配置

- 7 个可编程上拉 I/O 引脚
- 7 个可编程下拉 I/O 引脚
- 6 个可编程高灌电流 I/O 引脚
- 6 个开漏输出 I/O 引脚
- 外部中断:P60
- 可配置上拉和输出
- 唤醒端口:P5 口

工作频率范围

- 内部 RC 选择:
16MHz、8MHz、4MHz、1MHz
- 指令周期长度选择:
2/4/8/16 振荡周期

低压检测

- 4.2V ● 4.1V
- 4.0V ● 3.6V
- 3.3V ● 3.0V
- 2.9V ● 2.8V

- 2.4V ● 2.2V
- 2.0V

低压复位

- 4V ● 3.5V
- 3.3V ● 3V
- 2.7V ● 2.4V
- 2.2V ● 1.8V
- 1.6V

中断源

- TCC 溢出中断
- 外部中断
- P5 输入端口状态改变中断
- LVD 中断

工作电压

- 工作电压范围:
2.1V~5.5V (0°C~70°C)
2.3V~5.5V (-40°C~85°C)

外围模块

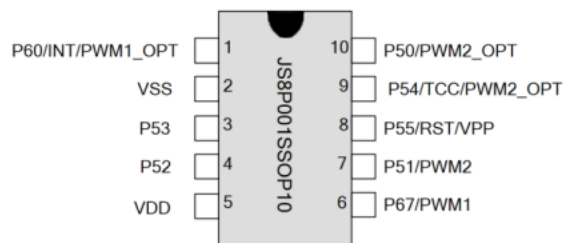
- 可编程 WDT 预分频器
- 可编程 WDT 时间 4.5ms、18ms
- 2 路共周期 8Bit PWM
- 8Bit 定时器/计数器 (TCC)

封装类型

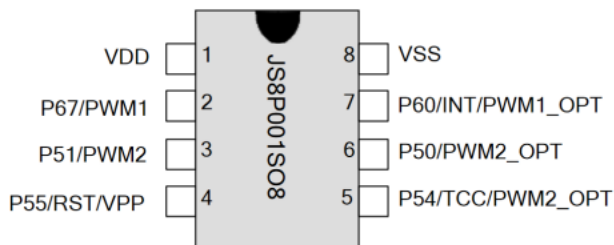
- SOP8, SSOP10, SOT23-6

2 引脚说明

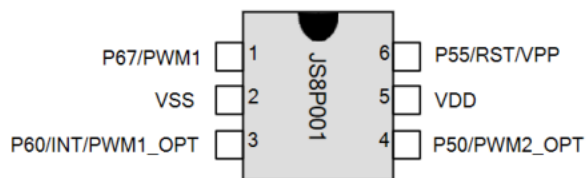
2.1 引脚排列



JS8P001SSOP10



JS8P001SO8



JS8P001SOT23-6